

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-265109

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

H03K 3/84

A63F 5/04

A63F 5/04

A63F 7/02

H03B 29/00

(21)Application number : 07-067614

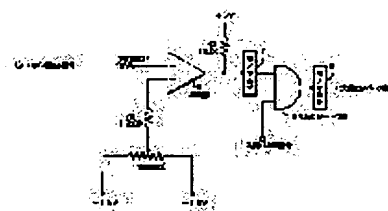
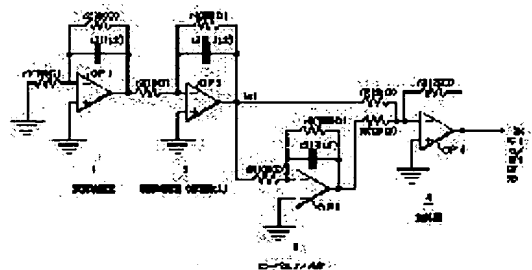
(71)Applicant : YURAGI KENKYUSHO:KK
OKUMURA YUKI KK

(22)Date of filing : 27.03.1995

(72)Inventor : MUSA TOSHIMITSU
TSUYUSAKI NORIHEI**(54) PULSE GENERATING CIRCUIT****(57)Abstract:**

PURPOSE: To provide a fluctuation to an incidence probability of a hit by generating a pulse signal only when a level of an output signal of an adder exceeds a prescribed threshold voltage and generating a hit pulse signal when the pulse signal is coincident with a prize-winning pulse signal.

CONSTITUTION: An operational amplifier 2 has a time constant to extract only a $1/f$ fluctuation voltage and when an output signal of the operational amplifier 2 is given to a low pass filter 3, the low pass filter 3 extracts only a DC component in the output signal and inverts the extracted DC component. The DC component is eliminated from the output of the On the other hand, 2 by adding the inverted DC component to the output of the operational amplifier 2 at an adder 4 and a $1/f$ fluctuation wave is generated. A comparator circuit 5 generates a pulse signal only when the level of the $1/f$ fluctuation wave exceeds a prescribed threshold voltage and the pulse signal is a pulse train whose incidence probability is $1/f$. Then the $1/f$ fluctuation pulse signal and a prize-winning pulse are fed to a gate circuit 6 and when both the signals are coincident, the circuit 6 generates a hit pulse signal.

**LEGAL STATUS**

[Date of request for examination] 20.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-265109

(43) 公開日 平成8年(1996)10月11日

(51) IntCl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 3/84			H 0 3 K 3/84	Z
A 6 3 F 5/04	5 1 4		A 6 3 F 5/04	5 1 4 G
	5 1 6			5 1 6 E
7/02	3 1 5		7/02	3 1 5 A
H 0 3 B 29/00			H 0 3 B 29/00	

審査請求 未請求 請求項の数4 OL (全9頁)

(21) 出願番号 特願平7-67614

(22) 出願日 平成7年(1995)3月27日

(71) 出願人 595007622

株式会社ゆらぎ研究所

東京都新宿区四谷1丁目18

(71) 出願人 000121693

奥村遊機株式会社

愛知県名古屋市昭和区鶴舞2丁目2番18号

(72) 発明者 武者 利光

東京都新宿区四谷1丁目18番地 株式会社

ゆらぎ研究所内

(72) 発明者 露崎 典平

愛知県名古屋市昭和区鶴舞2丁目2番18号

奥村遊機株式会社内

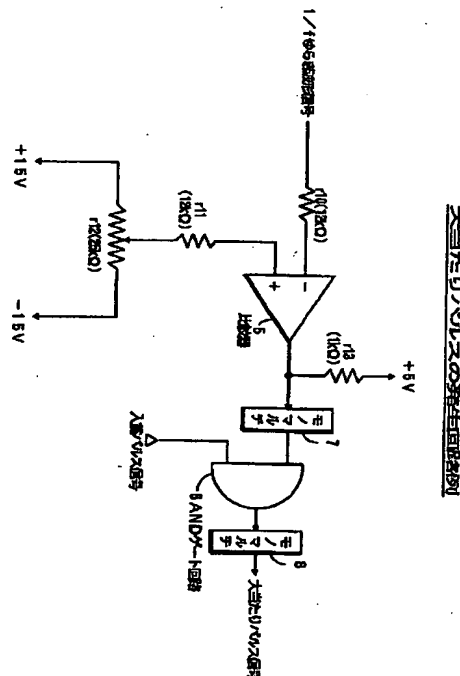
(74) 代理人 弁理士 茂泉 修司

(54) 【発明の名称】 パルス発生回路

(57) 【要約】

【目的】入賞（当たり）機能を有する遊技機における大当たりパルスの発生回路に関し、大当たりの発生確率がランダムに近いとともに人間の感性に合うように大当たりの発生確率にゆらぎを持たせるようにする。

【構成】演算増幅器を無入力状態にし且つ予め求めた $1/f$ ゆらぎの低周波数成分のみを取り出すように時定数を設定し、この演算増幅器の出力信号中の直流成分をローパスフィルタで反転した形で取り出し加算器で該演算増幅器の出力信号に加算することにより直流レベルを消去したアナログ $1/f$ ゆらぎ波形を発生し、この $1/f$ ゆらぎ波形が所定の閾値電圧を越えたときのみ発生されるパルス信号が入賞パルス信号と同着したとき大当たりパルス信号を発生する。



【特許請求の範囲】

【請求項1】一定のゲインを有し無入力状態にされ且つ
求めた周波数帯域の $1/f$ ゆらぎ成分を取り出すよ
うに時定数が設定された演算増幅器と、該演算増幅器の
出力信号中の直流成分のみを反転して取り出すように時
定数が設定されたローパスフィルタと、該演算増幅器の
出力信号と該ローパスフィルタの出力信号とを加算する
加算器と、該加算器の出力信号が所定の閾値電圧を越え
たときのみパルス信号を発生する比較器と、該パルス信
号と入賞パルス信号とが一致したとき大当たりパルス信
号を発生するゲート回路と、を備えたことを特徴とする
パルス発生回路。

【請求項2】該閾値電圧が調整可能になっていることを
特徴とした請求項1に記載のパルス発生回路。

【請求項3】該比較器及び該ゲート回路の後段にそれぞ
れ所定のパルス幅に変換するためのモノマルチ回路を設
けたことを特徴とする請求項1又は2に記載のパルス発
生回路。

【請求項4】該演算増幅器の後段に雑音除去用の演算増
幅器を設けたことを特徴とする請求項1乃至3のいずれ
かに記載のパルス発生回路。

【発明の詳細な説明】

【産業上の利用分野】本発明はパルス発生回路に関し、
特にパチンコ機、スロットマシン、又はゲーム機等の入
賞（当たり）機能を有する遊技機における大当たりパル
スの発生回路に関するものである。

【0001】

【従来の技術】従来より入賞機能を有する遊技機におい
ては、一定時間枠（例えば50ミリ秒）毎に“1”づつ
カウントアップし、所定の数値（例えば250）となっ
たら“0”にクリアして初めからカウントアップすると
いうパルスカウント周期を有している。

【0002】このようなパルスカウント周期において入
賞が発生したときには、その入賞タイミングでのカウ
ント値を記憶し、この記憶したカウント値が予め「大当
たり」と決めた数値と一致したときに大当たりパルスを
発生させている。

【0003】上記の場合、入賞タイミングがランダムで
あると考えられるため、大当たりの発生確率はランダム
に近くなるが、完全なランダムに発生する訳ではない。

【0004】そこで、別の数値の選定手段として完全に
ランダムなホワイトノイズ源を使用するものが考えられ
るが、このホワイトノイズ源は発生源の理由が不明であ
るため、遊技機として使用されていないのが現状であ
る。

【0005】

【発明が解決しようとする課題】現在使用されているよ
うな大当たりパルスの発生回路を組み込んだ遊技機で
は、上記のように大当たりの発生確率はランダムに近く
なるが、その間隔は人間の感性に全く無関係であるた

め、面白味を人間に与えることができず飽きさせる要因
となっていた。

【0006】したがって本発明は、大当たりの発生確率
がランダムに近いとともに人間の感性に合うように大当
たりの発生確率にゆらぎを持たせたパルス発生回路を提
供することを目的とする。

【0007】

【課題を解決するための手段及び作用】

（1）上記の目的を達成するためには、大当たりの発生
がランダムに近いとともに人間の感性に合うようにする
必要がある。

【0008】ここで、本発明者の一人（武者利光）は長
年に渡って「 $1/f$ ゆらぎ」に関する研究を行って来て
おり、多くの刊行物（例えば応用物理学会誌1965年427
～435頁等）において次のような要旨の論文発表を行っ
ている。

【0009】すなわち、そこでは、「 $1/f$ ゆらぎは人
間に快適な気分を与えるゆらぎであり、 $1/f$ ゆらぎが
快適感を与える理由は人体の基本的なリズムの変動が
 $1/f$ パワースペクトルを持つことに由来する。言い換え
れば、人間は同じ刺激を継続的に受けると飽きがある反
面、これと逆に余り変化の激しい刺激は却って不快感を
伴うということから、この両者を適当に併せ持つゆらぎ
が $1/f$ ゆらぎである。」と述べている。

【0010】このような「 $1/f$ ゆらぎ」に基づけば人
間の感性に指向していろいろな快適感を与えることがで
きることに鑑み、例えば特願平1-251147号においては
「 $1/f$ ゆらぎ」を噴水に応用しており、また特願平1-
251148号においてはシャワーに応用するなど、種々の技
術にこの「 $1/f$ ゆらぎ」の概念を適用させてそれぞれ
に快適感を与える提案を行っている。

【0011】従って、この「 $1/f$ ゆらぎ」の概念を応
用すれば人間の感性に合った大当たりのパルス発生が実
現できることになる。

【0012】（2）そこで、まず、「 $1/f$ ゆらぎ」を
発生する回路について説明する。

【0013】上記の「 $1/f$ ゆらぎ」を応用した技術に
おいては「 $1/f$ ゆらぎ」を発生する回路が種々提案さ
れており、その内の1つとして、コンピュータの内部に
設けたROMに「 $1/f$ ゆらぎ」を有する数値列を記憶
させておき、この記憶値をデジタル信号としてコンピ
ュータより出力させて $1/f$ ゆらぎパルスを発生させる
ものがある。

【0014】しかしながら、このようにコンピュータを
用いたものはROMに記憶する数値列の数が有限である
ことから、その有限性を越えると数値列は繰り返すこと
となり、従って完全な $1/f$ ゆらぎを発生させることは
できない。

【0015】また、別の「 $1/f$ ゆらぎ」の発生回路と
しては、固体カーボンの両端に直流電源を与え、その固

体カーボンに流れる直流電流と $1/f$ ゆらぎ電流とから $1/f$ ゆらぎ電流だけを取り出し、この取り出した $1/f$ ゆらぎ電圧を増幅し、この増幅した $1/f$ ゆらぎ電圧によって電圧を変調した電源を使用したものがある。

【0016】しかしながら、この場合には、固体カーボンを用いるため回路全体として集積回路(IC)化できないという問題があり、また固体カーボン自体は受動素子であるため、この固体カーボンに流れる電流から $1/f$ ゆらぎ電圧を発生させる場合、増幅段数が多くてしまい回路の規模を大きくしてしまうという欠点がある。

【0017】(3)そこで本発明では、コンピュータを用いず且つIC化が可能で回路構成が簡単な $1/f$ ゆらぎを生ずる信号波形の発生回路を用いて大当たりのパルスを生ずる回路とした。

【0018】全ての電気的な導体の抵抗(上記の固体カーボン等)は熱的な雑音電圧を発生しており、このパワースペクトル(密度)は周波数に依存しない所謂白色雑音であり、図1の特性①に示すように $4kTR$ (k はボルツマン定数、 T は試料の絶対温度、 R は抵抗の値)になる。

【0019】一方、電気的な導体の抵抗値は熱平衡状態で図1に示すような $1/f$ ゆらぎ特性②を呈することも知られている。

【0020】すなわち、電気導体に直流電流を流すと図1に示すように一定の周波数(図示の例では5Hz)以下の低周波数領域では抵抗値の $1/f$ ゆらぎによって発生する $1/f$ スペクトルを持つ電圧が現れ、この低周波数領域より高い高周波数領域において熱雑音特性①が支配的になっている。

【0021】そして更に、図1に示したようなパワースペクトル特性は電気的な導体だけではなく演算増幅器(固定アンプ)にも適用されることが実験により判った。

【0022】すなわち、演算増幅器に直流電流を与えると、直流電圧と熱雑音と $1/f$ ゆらぎとが混在した特性③(太線で図示)が得られるので、熱雑音による高周波数成分と直流成分を取り除けば純粋に $1/f$ ゆらぎ電圧が得られることになる。

【0023】そこで本発明では、演算増幅器を用意し、この演算増幅器から図1に示した $1/f$ ゆらぎ成分に対応した低周波数成分のみを取り出そうとするものである。

【0024】この演算増幅器は一定の利得を有するものであるが、その入力端子には何も接続されず短絡されることにより無入力状態に設定されている。

【0025】ただし、無入力状態であっても演算増幅器の内部に起電力を持っているため熱雑音電圧と $1/f$ ゆらぎ電圧とが発生する。言い換えれば、熱雑音電圧と $1/f$ ゆらぎ電圧のみを発生するために演算増幅器の入力

を“0”にしている。

【0026】すなわち、演算増幅器の増幅部分はトランジスタであるが、これに直流電源を加えなければトランジスタの内部では熱雑音による起電力(電子の熱運動によって生じる起電力)のみが存在するが、利得を得るため直流電源を与えるとトランジスタを構成している半導体抵抗が $1/f$ ゆらぎ電圧を出力することとなり熱雑音に加わって一緒に増幅される形となる。

【0027】従って、この演算増幅器では $1/f$ ゆらぎ電圧のみを取り出すために時定数を有し、図1に示したような予め求めたパワースペクトル特性における $1/f$ ゆらぎ成分に対応した周波数成分のみを取り出している。

【0028】そして、このように演算増幅器の出力信号をローパスフィルタに与えると、このローパスフィルタでは演算増幅器の出力信号中の直流成分(非常に低い周波数成分)のみを反転して取り出すように時定数が設定されているので、この反転した直流成分を加算器において演算増幅器の出力とともに加算すると、上記の演算増幅器の出力から直流成分が取り除かれ、最終的に $1/f$ ゆらぎ波形が発生されることとなる。

【0029】この場合の $1/f$ ゆらぎ波形はアナログ波形であり、ROM化された数値列による $1/f$ ゆらぎ波形とは異なり、くり返しのない $1/f$ ゆらぎ波形となる。

【0030】このようにして本発明では、一定のゲインを有し無入力状態にされ且つ予め求めたパワースペクトル特性における $1/f$ ゆらぎ成分のみを取り出すように時定数が設定された演算増幅器と、該演算増幅器の出力信号中の直流成分のみを反転して取り出すように時定数が設定されたローパスフィルタと、該演算増幅器の出力信号と該ローパスフィルタの出力信号とを加算する加算器とにより $1/f$ ゆらぎアナログ波形が得られる。

【0031】(4)そして本発明では更に上記の $1/f$ ゆらぎアナログ波形から発生確率が $1/f$ ゆらぎを呈するパルス系列を得るために、上記の加算器から出力される $1/f$ ゆらぎアナログ波形と所定の閾値電圧とを比較器に与える。

【0032】比較器では、 $1/f$ ゆらぎアナログ波形が該所定の閾値電圧を越えたときのみパルス信号を発生するので、このパルス信号は発生確率が $1/f$ ゆらぎを呈するパルス列となる。

【0033】そして、このようにして得た $1/f$ ゆらぎパルス信号を入賞パルス信号とともにゲート回路に送る。このゲート回路に与えられる入賞パルス信号と $1/f$ ゆらぎパルス信号とが一致したとき大当たりパルス信号を該ゲート回路から発生させる。

【0034】これにより、入賞は一定の確率の下に発生するが、この入賞に基づく大当たりの間隔はランダム状態に近いが「 $1/f$ ゆらぎ」で変化させることができ、

利用する人間の感性に合った大当たりが発生するので、飽きさせない。

【0035】(5) 上記の閾値電圧は調整可能であり、この場合、該閾値電圧が変化しても大当たりの確率が変わるだけで、大当たりが $1/f$ ゆらぎを呈することには変わらない。

【0036】(6) また、上記の比較器及びゲート回路の後段にそれぞれ所定のパルス幅に変換するためのモノマルチ回路を設けることが好ましい。

【0037】(7) なお、上記の演算増幅器の後段に雑音除去用の別の演算増幅器を設ければ更にきれいな $1/f$ ゆらぎ成分を抽出することが可能となる。

【0038】

【実施例】以下、本発明に係るパルス発生回路の実施例を、該パルス発生回路を構成する「 $1/f$ ゆらぎ波形発生回路」と「大当たりパルス発生回路」に分けて説明する。

【0039】(1) $1/f$ ゆらぎ波形発生回路：図2～図4

図2に示す $1/f$ ゆらぎ波形発生回路の実施例において、1は演算増幅器であり、2は演算増幅器1に接続された雑音除去用の別の演算増幅器であり、3は演算増幅器2に接続されたローパスフィルタであり、そして、4はローパスフィルタ3の出力信号と演算増幅器2の出力信号とを入力して $1/f$ ゆらぎ波形を発生するための加算器である。

【0040】また、演算増幅器1は、オペアンプOP1と、このオペアンプOP1の反転入力端子（一端子）に一端が接続された入力抵抗 r_1 （例えば 100Ω ）と、オペアンプOP1の反転入力端子と出力端子との間に接続されたフィードバック用の抵抗 r_2 （例えば $33K\Omega$ ）と、この抵抗 r_2 と並列に接続されたコンデンサ c_1 （例えば $1\mu F$ ）とで構成されており、特徴的なことは入力抵抗 r_1 の他端、すなわち入力端子が接地されて無入力状態になっている点である。なお、オペアンプOP1の非反転入力端子（+端子）は後述するその他のオペアンプと同様に接地されている。

【0041】演算増幅器1の後段に接続された演算増幅

$$\begin{aligned} V_a &= (V_{in} - V_{out}) - \frac{Z_2}{Z_1 + Z_2} + V_{out} \\ &= \frac{Z_2 V_{in} + Z_1 V_{out}}{Z_1 + Z_2} = \frac{A V_{in} + V_{out}}{1 + A} \quad \dots \text{式(1)} \end{aligned}$$

但し、 $A \equiv Z_2 / Z_1$

【0048】そして、このオペアンプOPの利得を G とすると、 $V_{out} = G \cdot V_a$ であるので、次式が得られる。

器2は、オペアンプOP2と、このオペアンプ2の反転入力端子とオペアンプOP1の出力端子との間に接続された入力抵抗 r_3 （例えば 10Ω ）と、オペアンプOP2の反転入力端子と出力端子との間に接続されたフィードバック用の抵抗 r_4 （例えば $33K\Omega$ ）と、この抵抗 r_4 と並列接続されたコンデンサ c_2 （例えば $0.1\mu F$ ）とで構成されている。

【0042】さらにローパスフィルタ3は、オペアンプOP3と、このオペアンプOP3の反転入力端子とオペアンプOP2の出力端子との間に接続された入力抵抗 r_5 （例えば $100K\Omega$ ）と、オペアンプOP3の反転入力端子と出力端子との間に接続されたフィードバック用の抵抗 r_6 （例えば $100K\Omega$ ）と、この抵抗 r_6 と並列接続されたコンデンサ c_3 （例えば $10\mu F$ ）とで構成されている。

【0043】そして、加算器4は、オペアンプOP4と、このオペアンプOP4の反転入力端子とオペアンプOP2の出力端子との間に接続された加算用の入力抵抗 r_7 （例えば $12K\Omega$ ）と、オペアンプOP4の反転入力端子とオペアンプOP3の出力端子との間に接続されたやはり加算用の入力抵抗 r_8 （例えば $12K\Omega$ ）と、オペアンプOP4の反転入力端子と出力端子との間に接続されたフィードバック用の抵抗 r_9 （例えば $12K\Omega$ ）とで構成されている。

【0044】このような実施例の動作においては、まず演算増幅器1において、図1に示した周波数帯パワースペクトル特性における低周波数領域（例えば 5Hz 以下の周波数領域）の $1/f$ ゆらぎ成分のみを増幅して取り出している。

【0045】これを図3を用いて詳しく説明する。

【0046】図3は演算増幅器を一般的に示したもので、入力電圧を V_{in} 、オペアンプOPの反転入力端子の電圧を V_a 、そして出力電圧を V_{out} とすると、これらの電圧はインピーダンス Z_1 及び Z_2 を用いることにより次式のように表すことができる。

【0047】

【数1】

【0049】

【数2】

$$\frac{AV_{in}+V_{out}}{1+A} \cdot G = V_{out}$$

・・・式(2)

さらに上記の式(2)を書き直すと次式のように表すことができる。

$$\frac{A}{1+A} \cdot V_{in} = \left(\frac{1}{G} - \frac{1}{1+A} \right) V_{out}$$

・・・式(3)

【0051】この場合、オペアンプOPの利得は無限大と考えてよいから、 $V_{out} = -A \cdot V_{in}$ となりAが実効利得になる。

【0052】そして、インピーダンス $Z_1 = R_1$ 、 $Z_2 = R_2$ であるなら実効利得Aは実数で定数となる。

【0053】一方、フィードバック用のインピーダンス Z_2 が図2に示した実施例のように抵抗 r_2 とコンデンサ c_1 との並列回路で構成されていると、その利得は $A = 1 / (1 + j\omega\tau)$ (ただし $\tau = r_2 \times c_1$ の時定数) になる。

【0054】従って、 $\omega\tau \gg 1$ ではオペアンプOPの出力は極端に低下した形でローパスフィルタになる。

【0055】すなわち、入力抵抗 r_1 が接地されていることによって $V_{in} = 0$ であっても、オペアンプOP1には内部起電力があるため、熱雑音電圧と $1/f$ ゆらぎ電圧がともに増幅されて出力端子に現れる。

【0056】このような出力電圧をVとし利得をGとすると、入力抵抗 r_1 には V/G なる電圧源がつながれているときと等価な電圧(入力換算等価雑音電圧)と考えていることができる。

【0057】従って、このような入力電圧 V/G が増幅されるのは低周波数成分のみである。すなわち、上記のように $\omega\tau \gg 1$ の関係の場合、高周波数成分はコンデンサ c_1 を通過してしまうため利得が無くなり低周波数成分のみが増幅され、以てローパスフィルタとしての演算増幅器として出力電圧を発生することになる。

【0058】そして、この場合の低周波数成分と高周波数成分の分離は図1に示したようにオペアンプOPの周波数帯パワースペクトル特性が $1/f$ ゆらぎ特性②から熱雑音電圧特性①に切り替わる周波数(例えば5Hz)を境目とするために抵抗 $r_2 = 33K\Omega$ とし、コンデンサ $c_1 = 1\mu F$ として、時定数 $= 33K\Omega \times 1\mu F = 0.33$ 秒、すなわち $30/2\pi = 5$ Hz以下の低周波数成分だけを出力して後段に与えるようにしている。

【0059】2段目の演算増幅器2は雑音除去用のものであり、抵抗 r_4 とコンデンサ c_2 によって低周波数通過成分を第1段の演算増幅器1よりも広く50Hzにとっている。

【0060】なお、この演算増幅器2は本発明に不可欠なものではなく、これを演算増幅器1の後段に設けることによりより雑音を取り除くことができるものとして好ましいものである。

【0050】

【数3】

【0061】このようにして演算増幅器2の出力から得られた波形が図4(a)に示されており、これより判るようにこの波形には直流成分が含まれている。

【0062】そこでローパスフィルタ3において、オペアンプOP2の出力信号(a)から直流成分を除去するために、抵抗 r_6 とコンデンサ c_3 とにより時定数 $= 100K\Omega \times 10\mu F = 1$ 秒に設定したときの周波数として約0.1Hzを遮断周波数としてこれより低い周波数成分、すなわちほぼ直流と見做せる成分を通過させて加算器4に送っている。

【0063】ただし、このローパスフィルタ3においては、オペアンプOP3で反転された形で加算器4に送られる。

【0064】従って加算器4においては、入力抵抗 r_7 に入力されるオペアンプOP2の出力信号(a)と、入力抵抗 r_8 に入力されるオペアンプOP3の出力信号とをフィードバック抵抗 r_9 とともに加算(利得は1)することにより、オペアンプOP2の出力信号(a)の直流成分が除去されて、図4(b)に示すように $1/f$ ゆらぎ成分の波形のみが出力されることとなる。

【0065】なお、第2段目の演算増幅器2におけるオペアンプOP2の内部からも雑音加わることになるが、これは入力成分に対して無視することができる。すなわち、オペアンプは三端子であり一つは接地されているので、反転入力端子に+電圧が加えられると利得が大きい(約1000)ので出力端子が極端に下がろうとし、インピーダンス Z_1 と Z_2 とでこの電圧が分割されて入力にフィードバックされて入力の電圧を下げるように働くので、結局これらの比で決まる電圧が出力端子に現れるからである。

【0066】なお、図2に示した実施例においては、種々の値の抵抗値およびコンデンサは図1に示した周波数帯パワースペクトル特性を満たす限りその他の色々な値を用いることができることは言うまでもない。

【0067】(2) 大当たりパルス発生回路: 図5、図6

図5は図2に示した $1/f$ ゆらぎ波形発生回路に接続され且つ $1/f$ ゆらぎ波形発生回路で発生された $1/f$ ゆらぎ波形信号を利用して大当たりパルス信号を発生するための回路の実施例を示したものである。

【0068】この実施例では、図2に示した加算器4の出力信号($1/f$ ゆらぎ波形信号)と所定の閾値電圧と

を比較して $1/f$ ゆらぎ波形信号が該閾値電圧を越えたときのみパルス信号を発生する比較器 (コンパレータ) 5 と、該比較器 5 から出力されるパルス信号と入賞パルス信号とを入力して両者が同時に発生したときに大当たりパルス信号を発生する AND ゲート回路 6 と、を備えている。

【0069】また、比較器 5 の反転入力端子には加算器 4 との間に入力抵抗 r_{10} (例えば $12\text{ k}\Omega$) が接続されており、非反転入力端子には上記の所定閾値電圧を設定するための固定抵抗 r_{11} (例えば $12\text{ k}\Omega$) と可変抵抗 r_{12} (例えば $25\text{ k}\Omega$) が接続されている。なお、可変抵抗 r_{12} の両端は「 $+15\text{ V}$ 」と「 -15 V 」との間に接続されており、その接点を移動させることにより固定抵抗 r_{11} との分圧値をトリマー調整することができる。

【0070】さらに、比較器 5 の出力端子は、プリアップ抵抗 r_{13} (例えば $1\text{ k}\Omega$) を介して「 $+5\text{ V}$ 」のバイアス電源に接続されている。

【0071】さらに、比較器 5 と AND ゲート回路 6 との間及び AND ゲート回路 6 の後段には、それぞれの出力パルスを一定パルス幅の信号に変換するためのモノマルチ回路 5 及び 8 を挿入することが好ましい。

【0072】このような大当たりパルス信号の発生回路の動作においては、まず比較器 5 の閾値電圧が抵抗 r_{12} により「 0 V (抵抗の中心点)」に設定されているものとする。

【0073】したがって、比較器 5 は加算器 4 から図 4 (b) に示す $1/f$ ゆらぎ波形信号を入力したとき、この $1/f$ ゆらぎ波形がゼロ交差して正電圧になるときバ

$$S(f) \propto \frac{1}{f^\alpha} \quad \text{ならば}$$

$$S_p(f) \propto \frac{1}{f^\alpha}$$

【0081】また、ゼロでない閾値 a と交差する回数/時間のゆらぎスペクトルは、次式のようになる。

$$S_p(f) \propto \frac{1}{f^{2\alpha-1}}$$

【0083】この場合、 $1/f$ ゆらぎでは $\alpha=1$ であるから、次式のようになる。

$$S_p(f) \propto \frac{1}{f}$$

【0085】したがって、上記のように閾値レベルによらず大当たりパルス信号の発生は $1/f$ ゆらぎとなる。

【0086】

【発明の効果】以上説明したように本発明に係るパルス発生回路によれば、演算増幅器を無入力状態にし且つ予め求めた周波数帯域の $1/f$ ゆらぎ成分のみを取り出すように時定数を設定し、この演算増幅器の出力信号中の直流成分をローパスフィルタで反転した形で取り出し加

イアス電源により「 $+5\text{ V}$ 」にプリアップされたパルス波形信号を発生する (図 6 (a) 参照)。

【0074】このパルス波形は点線で図示したように $1/f$ ゆらぎ波形に依存して種々のパルス幅となるため、モノマルチ回路 7 により一定パルス幅の信号に整形しておくことが好ましい。

【0075】このようにして発生されたパルス波形信号が AND ゲート回路 6 に送られると、この AND ゲート回路 6 には同図 (b) に示す入賞パルスが与えられているので、同図 (a) のパルス波形との論理積により同図 (c) に示すような大当たりパルス信号が出力されることとなる。

【0076】この場合にも、この大当たりパルス信号の波形は種々のパルス幅となり得るため、モノマルチ回路 8 により一定パルス幅の信号に変換し、後続の処理回路でのデジタル処理が容易になるようにすることが好ましい。

【0077】上記の場合、可変抵抗 r_{12} を調整することにより閾値電圧を上げて行くと、閾値との交差回数は減少する。

【0078】この結果、入賞パルスと同着になるパルスが減少することになり、大当たりの確率は下がるものの、 $1/f$ ゆらぎには変化がない。

【0079】すなわち、連続波のパワースペクトルを $S(f)$ とし、単位時間当たりのゼロ交差の回数のゆらぎを表すスペクトルを $S_p(f)$ とすると、次式のようになる。

【0080】

【数 4】

・・・式 (4)

【0082】

【数 5】

・・・式 (5)

【0084】

【数 6】

・・・式 (6)

算器で該演算増幅器の出力信号に加算することによりアナログ $1/f$ ゆらぎ波形を発生し、この $1/f$ ゆらぎ波形が所定の閾値電圧を越えたときのみ発生されるパルス信号が入賞パルス信号と同着したとき大当たりパルス信号を発生するように構成したので、人間の感性に合った形で大当たりパルス信号を発生させることができ遊技機の利用者に飽きさせることのない継続使用が期待できる。

【0087】また、くり返し $1/f$ ゆらぎパルス列しか発生できないROMを用いる必要がなく且つIC化が可能な簡易な構成とすることができる。

【図面の簡単な説明】

【図1】本発明に係るパルス発生回路並びに電気的な導体に直流電流を流したときのパワースペクトル特性を示したグラフ図である。

【図2】本発明に係るパルス発生回路を構成する $1/f$ ゆらぎ波形発生回路の実施例を示した回路図である。

【図3】本発明に係るパルス発生回路を構成する $1/f$ ゆらぎ波形発生回路に用いる演算増幅器の動作を説明するための一般的な回路図である。

【図4】本発明に係るパルス発生回路を構成する $1/f$ ゆらぎ波形発生回路の動作波形図である。

【図5】本発明に係るパルス発生回路を構成する大当たりパルス信号発生回路の実施例を示した回路図である。

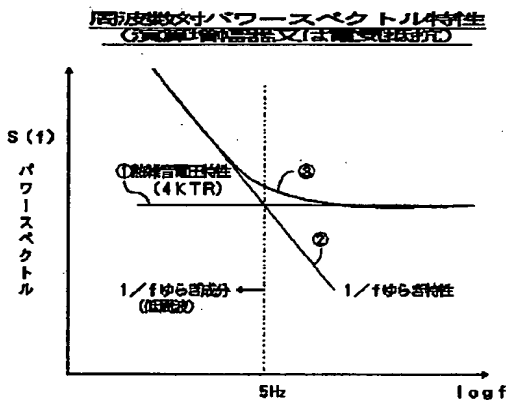
【図6】本発明に係るパルス発生回路を構成する大当たりパルス信号発生回路の動作を説明するための波形図である。

【符号の説明】

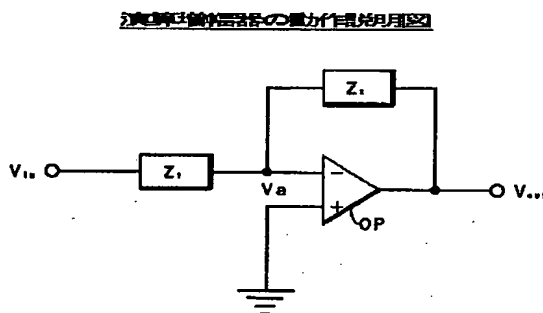
- 1 演算増幅器
- 2 演算増幅器（雑音除去用）
- 3 ローパスフィルタ
- 4 加算器
- 5 比較器
- 6 ANDゲート回路
- 7, 8 モノマルチ回路
- OP1～OP4 オペアンプ
- r1～r9 抵抗
- c1～c3 コンデンサ

図中、同一符号は同一又は相当部分を示す。

【図1】

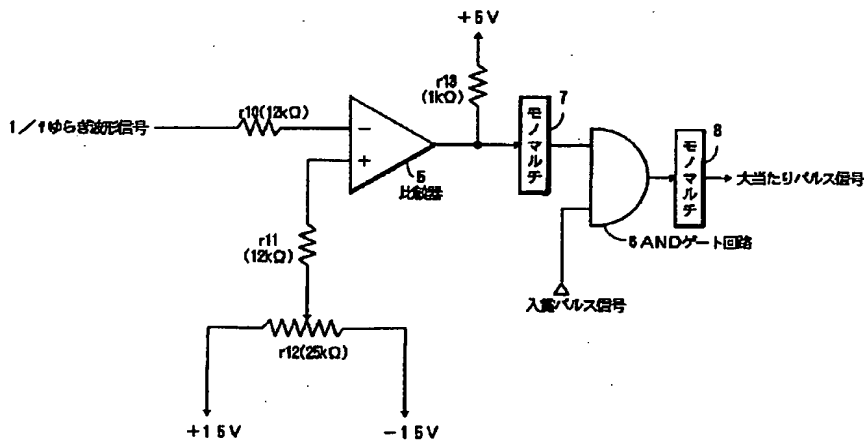


【図3】



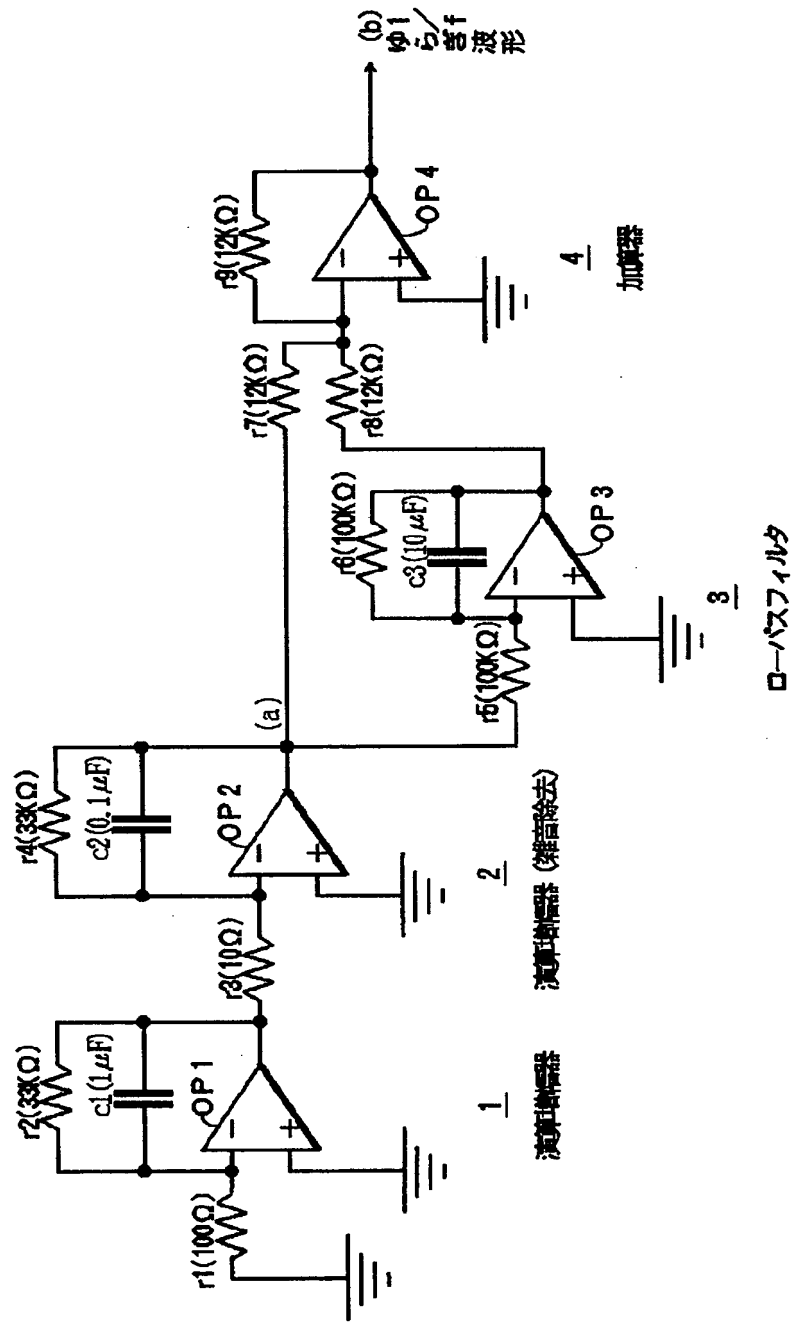
【図5】

大当たりパルスの発生回路例

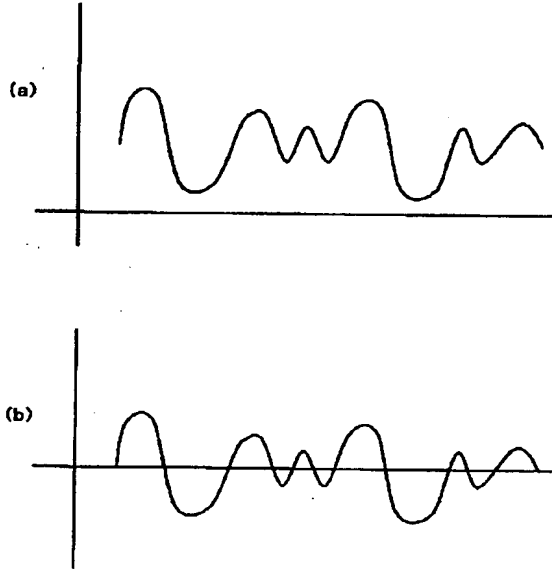


1 / f ゆらぎ波形回路の実施例

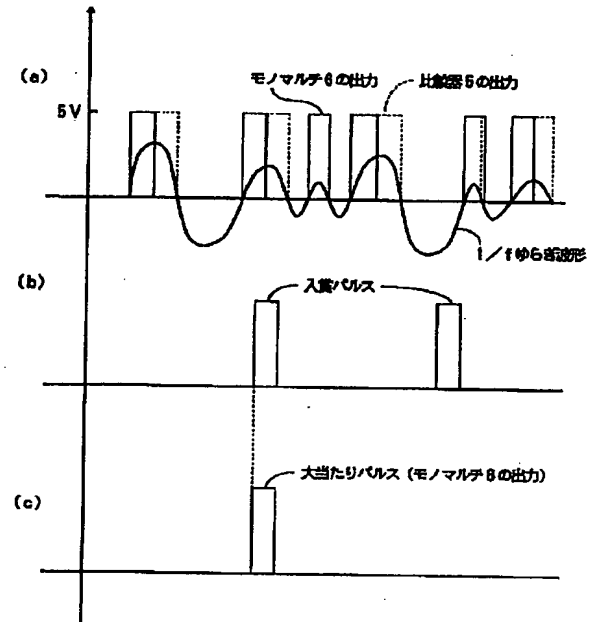
【図2】



【図4】

1/f ゆらぎ波形図

【図6】

本発明によるパルス波形の発生シーケンス図

THIS PAGE BLANK (USPTO)